



日本特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
this Office.

願年月日
Date of Application:

1999年10月21日

願番号
Application Number:

平成11年特許願第300219号

願人
Applicant(s):

松下電器産業株式会社

RECEIVED

FEB 07 2002

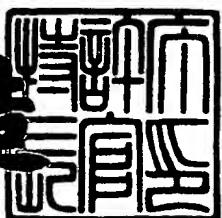
Technology Center 2600

CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年10月13日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3084416

【書類名】 特許願
【整理番号】 2054510211
【提出日】 平成11年10月21日
【あて先】 特許庁長官殿
【国際特許分類】 G06F 7/00
【発明者】
【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式
会社内
【氏名】 ▲よし▼田 順二
【特許出願人】
【識別番号】 000005821
【氏名又は名称】 松下電器産業株式会社
【代理人】
【識別番号】 100092794
【弁理士】
【氏名又は名称】 松田 正道
【電話番号】 066397-2840
【手数料の表示】
【予納台帳番号】 009896
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9006027
【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 データ送信装置およびプログラム記録媒体

【特許請求の範囲】

【請求項1】 入力されたデータを所定のデータパケットに変換するデータ変換手段と、

前記データパケットを格納するデータバッファと、

前記データパケットの送信方法が記述された、所定のアドレスが付与されたディスクリプタを格納するディスクリプタリストと、

前記所定のアドレスを先入れ先出し方式で格納するFIFOと、

前記データ変換手段からの開始指示を受信すると、前記FIFO内においてまだ参照されていない前記所定のアドレスを参照し、前記所定のアドレスで示される前記ディスクリプタの送信方法に従い、前記データバッファから、前記ディスクリプタに対応するデータパケットを取り出し、前記データパケットから、送信パケットを生成、出力し、前記送信パケットの出力が終了すると前記データ変換手段に送信終了通知を送るデータ送信手段とを備え、

前記FIFOに格納される前記所定のアドレスの数は、N個（N：1以上かつ前記ディスクリプタの総数より少ない数）であることを特徴とするデータ送信装置。

【請求項2】 前記データ変換手段は、前記FIFOに格納されている前記所定のアドレスの数がN個未満であるときに限り、前記FIFOに新たに所定のアドレスを格納し、

かつ前記FIFOにすでにN個の所定のアドレスが格納されているときには、前記送信終了通知を受け取るまで待機し、

前記送信終了通知を受け取ると、前記FIFOから前記所定のアドレスを取り出し廃棄した後、

前記ディスクリプタリスト上にまだ前記FIFOに所定のアドレスを格納していない未格納ディスクリプタが存在するときには、前記未格納ディスクリプタを前記FIFOに格納することを特徴とするデータ送信装置。

【請求項3】 前記データ変換手段は、M個（Mは固定または可変）の前記送

信終了通知がきたときに、前記FIFOからM個の前記第2のアドレスをまとめて取り出し廃棄することを特徴とする請求項2に記載のデータ伝送装置。

【請求項4】 前記データ送信手段は、IEEE1394インターフェースであり、前記送信パケットはIEEE1394におけるアイソクロナスパケットであることを特徴とする請求項2または3に記載のデータ伝送装置。

【請求項5】 前記データパケットは、IEC61883におけるコモンアイソクロナスパケットであることを特徴とする請求項4に記載のデータ伝送装置。

【請求項6】 請求項1ないし5のいずれかに記載の本発明のデータ伝送装置の全部又は一部の手段の全部又は一部の機能をコンピュータにより実行させるためのプログラムを記録したことを特徴とするプログラム記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明はパケットデータの伝送を行うデータ伝送装置およびプログラム記録媒体に関するものである。

【0002】

【従来の技術】

LSI技術の向上に伴って映像情報や音声情報をデジタル化して伝送するネットワークが開発されつつある。映像信号や音声信号はリアルタイムで再生される必要があるため、リアルタイム伝送が可能なネットワークが必要となる。

【0003】

このようなリアルタイム伝送に適したネットワークとしてIEEE1394というネットワークが提案されている。IEEE1394はシリアルの高速バスシステムで、同期伝送に対応しており、したがってデータのリアルタイム伝送が可能である。

【0004】

現在IEEE1394は、家庭用デジタルVCR（以下DVと記述）を始め、多くのデジタル映像音声機器に外部用インターフェースとして搭載されている。例えばDVにおいては、IEEE1394を用いることにより、外部機器から

DVの動作制御を行ったり、また外部機器とDVとの間でのデータ伝送を行うことができる。

【0005】

一方、パーソナルコンピュータ（以下PCと記述）においても、1999年現在の事実上の標準OSであるMicrosoft社のWindows98や他のOSに正式にIEEE1394がサポートされるようになったことにより、PCの世界でもIEEE1394は急速に普及しつつある。さらに、こうしたPCとDVなどのディジタル映像音声機器との融合が進められてきている。

【0006】

さて、PCからDVにデータを送信するデータ伝送装置について、図1から図7および図10、図11を用いて説明する。

【0007】

図1は、データ伝送装置の一例である。図1において、101はデータ変換部、102はデータバッファ、103はディスクリプタリスト、104はIEEE1394ドライバ、105はIEEE1394インターフェース、106はIEEE1394バス、107はFIFO、108は入力データ、109は、例えばIEC61883に準拠したCIP（コモンアイソクロナスパケット Common Isochronous Packet）、110はディスクリプタ、111はディスクリプタ110が格納されているディスクリプタリスト103上のアドレス、112は送信開始指示、113は送信終了通知、114はアイソクロナスパケットである。

【0008】

図2は、データを伝送するためのCIP109の構成の一例である。図2において、201はパケットデータ、202はCIPヘッダである。

【0009】

図3は、空データを伝送するためのCIP109の構成の一例である。

【0010】

図4は、アイソクロナスパケットの構成の一例である。図4において、401はアイソクロナスヘッダ、402はヘッダCRC、403はデータCRCであ

る。

【0011】

図5は、データバッファ102の構成の一例である。図5において、501a、501b、501c、501dはフレームバッファ、502a、502b、503c、504dは未送信フラグである。ここではデータバッファ102は、4つのフレームバッファで構成されているものとする。

【0012】

図6は、ディスクリプタ110の構成の一例である。

【0013】

図7は、ディスクリプタリスト103の構成の一例である。ディスクリプタリスト103には、フレームバッファの数と同じく、4つのディスクリプタ110が格納できる。

【0014】

図10および図11は、FIFO107の構成の一例である。図10および図11において、下に位置しているディスクリプタ110のアドレスほどFIFO107に後に格納したものである。ただし、上記図1～図7、図10および図11において、入力データ108は、複数のパケットデータ201で構成されたDVデータである。また初期状態では、未送信フラグ502a、未送信フラグ502b、未送信フラグ502c、未送信フラグ502dは「送信済み」もしくは「未送信」の状態を取り、初期状態は「送信済み」である。

【0015】

以上のような構成を有する、従来の技術によるデータ伝送装置の動作を以下に説明する。

【0016】

データ変換部101は、入力データ108を受け取ると、ここからパケットデータ201を取り出し、順次CIPヘッダ202を付加し、図2に示すようなCIP109としてデータバッファ102に格納する。このときCIP109は、まずフレームバッファ501aに格納される。

【0017】

続いてフレームバッファ501aに所定の数、例えば14個のCIP109が格納されると、データ変換部101は、そのフレームバッファ501aに格納されているCIP109の送信方法を記述したディスクリプタ110aを作成し、図6のようにディスクリプタリスト103に格納する。このとき同時にディスクリプタリスト103におけるディスクリプタ110aの格納されているアドレス111aを、FIFO107に格納すると同時に、フレームバッファ501aに属する送信フラグ502aを「未送信」にする。

【0018】

ここでディスクリプタ110aには、図5に示すように、「フレームバッファ501aのアドレス」、「CIP109の長さ」、「フレームバッファ501aに格納されているCIP109の数」、「ディスクリプタID」および「予備情報」が格納されている。「ディスクリプタID」には、ディスクリプタ110を区別するための情報が入っている。例えば、ディスクリプタ110aの「ディスクリプタID」には「A」が、ディスクリプタ110bの「ディスクリプタID」には「B」が入っている。

【0019】

以降、データ変換部101は、フレームバッファ501b→フレームバッファ501c→フレームバッファ501d→フレームバッファ501aの順で、格納先となるフレームバッファを巡回的に変更しながら、それぞれに所定の数ずつCIP109を格納する。このときデータ変換部101は、次にCIP109を格納すべきフレームバッファ、例えばフレームバッファ501aの未送信フラグ502aが「未送信」となっている場合は、該未送信フラグが「送信済み」になるまで格納の動作を行わずに待機する。

【0020】

またデータ変換部101は、フレームバッファ501dに所定の数のCIP109を格納した後、まだIEEE1394ドライバ104に送信開始開始指示112を送っていなければ、IEEE1394ドライバ104に送信開始開始指示112を送信する。この時点で、FIFO107に格納されているディスクリプタ110のアドレスは、図10に示すようになっている。

【0021】

次に、IEEE1394ドライバ104は、データ変換部101から送信開始指示112を受け取ると、FIFO107に格納されているディスクリプタ110のアドレスから、最初に格納したディスクリプタ110aのアドレスを参照して、ディスクリプタリスト103からディスクリプタ110aを検出する。次いでディスクリプタ110aに記述された内容に従って、フレームバッファ501aからCIP109を順に取り出し、図4に示すアイソクロナスパケット114を作成する。

【0022】

さらにIEEE1394ドライバ104は、作成したアイソクロナスパケット114を、IEEE1394インターフェース105を通して、IEEE1394バス106に出力する。

【0023】

続いてIEEE1394ドライバ104は、ディスクリプタ110に記述されている「CIP109の個数」に応じたCIP109をフレームバッファ501aから取り出すと、データ変換部101に送信終了通知113をディスクリプタ110aの「ディスクリプタID」である（この場合は）「A」と一緒に、データ変換部101に送信する。

【0024】

IEEE1394ドライバ104は、上記処理を終わると、次にFIFO107を検索して、まだ参照していないディスクリプタ110bのアドレスを参照し、ディスクリプタ110bに対応したフレームバッファ501bに対して、フレームバッファ501aの場合と同様の処理を行う。

【0025】

データ変換部101は、IEEE1394ドライバ104から送信終了通知113を受け取ると、FIFO107から、その一番下の階層に位置するディスクリプタ110のアドレスを取り出し、廃棄する。例えば図10の場合には、図11のように、ディスクリプタ110aのアドレスを取り出し、廃棄する。同時に、このときデータ変換部101に送られてくる送信終了通知113には、一緒に

「ディスクリプタID」としてディスクリプタ110aを表す「A」が送られてくるので、データ変換部101は、フレームバッファ501aに対応する未送信フラグ502aを「送信済み」に書き換える。

【0026】

以降、これらの処理を繰り返すことにより、PCからDVにデータを送信する。

【0027】

なお、上記の一連の動作に際して、入力データ108の伝送レートと、IEEE1394バス106の伝送レートに差がある場合には、レートを調整するために、時々空データを送信する必要がある。このときデータ変換部101は、必要に応じて、図3に示すようなCIPヘッダ202のみで構成されるCIP109を作成する。この場合、例えば1つ前のCIP109をフレームバッファ501aに格納した場合、フレームバッファ501aに14個のCIP109が格納されていなかったとしても、まず上記同様にフレームバッファ501a用のディスクリプタ110aを作成し、ディスクリプタリスト103に格納し、送信済みフラグ501aを「未送信」にする。その後、空データ用のCIP109をフレームバッファ501bに格納し、同時にフレームバッファ501bに格納されているCIP109の送信方法を記述したディスクリプタ110bを作成し、ディスクリプタリスト103に格納する。以後の動作は、DVデータ伝送用CIPを送信する場合と同様に行われる。

【0028】

【発明が解決しようとする課題】

従来の技術によるデータ送信装置の動作は以上のようなものであるが、しかしながら、上記した従来の構成では、ディスクリプタリスト103に格納されているディスクリプタ110のアドレスは、全てFIFO107に格納されている。この場合、FIFO107に格納されるディスクリプタ110のアドレスの数が増えると、それに応じてIEEE1394ドライバ104が使用するPC内のメモリ量も増えてしまう。

【0029】

逆に、FIFO107に格納されるディスクリプタ110のアドレスの数を減らす、つまりデータバッファ102内のフレームバッファの数が少なくなると、データ変換部101に入力される入力データ108のジッタを許容できる範囲が狭くなる。この場合、例えばデータ変換部101に入力される入力データ108がある程度以上遅れると、IEEE1394ドライバ104はアイソクロナスパケット114を途切れなく送信することができなくなる恐れがある。

【0030】

すなわち、従来のデータ送信装置においては、送信の安定度と、PCが必要とするメモリ量とはトレードオフの関係になっているという問題点があった。

【0031】

本発明はこのような従来の問題点を鑑みてなされたものであって、フレームバッファの数をそのままで、PCが必要とするメモリ量を削減するデータ伝送装置およびプログラム記録媒体を提供することを目的とするものである。

【0032】

【課題を解決するための手段】

上記の目的を達成するために、第1の本発明（請求項1に対応）は、入力されたデータを所定のデータパケットに変換するデータ変換手段と、前記データパケットを格納するデータバッファと、前記データパケットの送信方法が記述された、所定のアドレスが付与されたディスクリプタを格納するディスクリプタリストと、前記所定のアドレスを先入れ先出し方式で格納するFIFOと、前記データ変換手段からの開始指示を受信すると、前記FIFO内においてまだ参照されていない前記所定のアドレスを参照し、前記所定のアドレスで示される前記ディスクリプタの送信方法に従い、前記データバッファから、前記ディスクリプタに対応するデータパケットを取り出し、前記データパケットから、送信パケットを生成、出力し、前記送信パケットの出力が終了すると前記データ変換手段に送信終了通知を送るデータ送信手段とを備え、前記FIFOに格納される前記所定のアドレスの数は、N個（N：1以上かつ前記ディスクリプタの総数より少ない数）であることを特徴とするデータ送信装置である。

【0033】

また、第2の本発明（請求項2に対応）は、前記データ変換手段は、前記FIFOに格納されている前記所定のアドレスの数がN個未満であるときに限り、前記FIFOに新たに所定のアドレスを格納し、かつ前記FIFOにすでにN個の所定のアドレスが格納されているときには、前記送信終了通知を受け取るまで待機し、前記送信終了通知を受け取ると、前記FIFOから前記所定のアドレスを取り出し廃棄した後、前記ディスクリプタリスト上にまだ前記FIFOに所定のアドレスを格納していない未格納ディスクリプタが存在するときには、前記未格納ディスクリプタを前記FIFOに格納することを特徴とする上記本発明である。

【0034】

また、第3の本発明（請求項3に対応）は、前記データ変換手段は、M個（Mは固定または可変）の前記送信終了通知がきたときに、前記FIFOからM個の前記第2のアドレスをまとめて取り出し廃棄することを特徴とする上記本発明である。

【0035】

また、第4の本発明（請求項4に対応）は、前記データ送信手段は、IEEE1394インターフェースであり、前記送信パケットはIEEE1394におけるアイソクロナスパケットであることを特徴とする上記本発明である。

【0036】

また、第5の本発明（請求項5に対応）は、前記データパケットは、IEC61883におけるコモンアイソクロナスパケットであることを特徴とする上記本発明である。

【0037】

また、第6の本発明（請求項6に対応）は、本発明のデータ伝送装置の全部又は一部の手段の全部又は一部の機能をコンピュータにより実行させるためのプログラムを記録したことを特徴とするプログラム記録媒体である。

【0038】

【発明の実施の形態】

以下、本発明の実施の形態について、図1から図9を用いて説明する。

【0039】

本発明の実施の形態によるデータ送信装置の構成は、従来例と同様であり、また入力データ108は、複数のパケットデータ201で構成されたDVデータであり、CIP109はIEC61883に準拠したものであるとする。

【0040】

図8および図9は、本実施の形態によるデータ送信装置のFIFO107の構成の一例である。図8および図9において、FIFO107の下部の階層に位置しているディスクリプタ110のアドレスほど、FIFO107に対し、後になってから格納されたものである。また初期状態では、未送信フラグ502a、未送信フラグ502b、未送信フラグ502c、未送信フラグ502dは「送信済み」もしくは「未送信」の状態を取り、初期状態は「送信済み」に設定されている。

【0041】

以上のような構成を有する、本発明の実施の形態によるデータ伝送装置の動作を以下に説明する。

【0042】

データ変換部101は、入力データ108を受け取ると、ここからパケットデータ201を取り出し、順次CIPヘッダ202を付加し、図2に示すようなCIP109としてデータバッファ102に格納する。このときCIP109はまずフレームバッファ501aに格納される。

【0043】

続いてフレームバッファ501aに所定の数、例えば14個のCIP109が格納されると、データ変換部101は、そのフレームバッファ501aに格納されているCIP109の送信方法を記述したディスクリプタ110aを作成し、図6のようにディスクリプタリスト103に格納する。このとき同時にディスクリプタリスト103におけるディスクリプタ110aの格納されているアドレス111aを、FIFO107に格納すると同時に、フレームバッファ501aに属する送信フラグ502aを「未送信」にする。

【0044】

以降、データ変換部101は、フレームバッファ501b→フレームバッファ501c→フレームバッファ501d→フレームバッファ501aの順で、格納先となるフレームバッファを巡回的に変更しながら、それぞれに所定の数ずつCIP109を格納する。このときデータ変換部101は、次にCIP109を格納すべきフレームバッファ、例えばフレームバッファ501aの未送信フラグ502aが「未送信」となっている場合は、該未送信フラグが「送信済み」になるまで格納の動作を行わずに待機する。ここまで従来例と同様の動作である。

【0045】

本実施の形態においては、上記の状態のとき、FIFO107にすでに所定の数のアドレス111が格納されている場合には、新規にディスクリプタ110を作成すると、ディスクリプタリスト103に格納するが、このディスクリプタリスト103に対応するアドレス111を、FIFO107へは直ちに格納しない。例えば図10に示す例では、すでにアドレス111aとアドレス111bとが格納されているので、次にはディスクリプタ110cを作成し、ディスクリプタリスト103に格納するが、FIFO107には、ディスクリプタ110cの格納されているアドレス111cは格納しない。

【0046】

また、データ変換部101は、フレームバッファ501dに所定の数のCIP109を格納した後、まだIEEE1394ドライバ104に送信開始開始指示112を送っていなければ、IEEE1394ドライバ104に送信開始開始指示112を送信する。

【0047】

さらに、データ変換部101は、IEEE1394ドライバ104から送信終了通知113を受け取ると、例えばFIFO107が図8に示す状態、すなわち2つのアドレスだけが格納可能である場合には、図9に示すように、FIFO107から、ディスクリプタ110aのアドレス111aを取り出し廃棄し、その後、ディスクリプタリスト103内の、まだFIFO107に格納していないアドレス111cを格納する。同時に、このときデータ変換部101に送られてくる送信終了通知113には、一緒に「ディスクリプタID」としてディスクリプ

タ110aを表す「A」が送られてくるので、データ変換部101は、フレームバッファ501aに対応する未送信フラグ502aを「送信済み」に書き換える。

【0048】

以降、これらの処理を繰り返すことにより、PCからDVにデータを送信する。

【0049】

このように、本発明の実施の形態によるデータ送信装置によれば、従来例とデータバッファ102内のフレームバッファの数およびディスクリプタリスト103内に格納できるディスクリプタ110の数は同じで共に4個であるが、FIFO107に格納されているディスクリプタ110の格納されているアドレス111の数は2個となるため、1394ドライバ104が必要とするPCのメモリ量を削減することができる。

【0050】

なお、フレームバッファの数、およびディスクリプタリスト103に格納できるディスクリプタ110の数は4個であるとしたが、3個以上であればいくらでも構わない。

【0051】

また、FIFO107に格納できるディスクリプタ110の格納されているアドレス111の数は2個であるとしたが、1以上かつディスクリプタリスト103に格納できるディスクリプタ110の数未満であれば構わない。

【0052】

また、送信パケット送信終了後に破棄するアドレスの数は1個ずつであるとして説明を行ったが、これはM個（固定または可変量）と設定しても構わない。

【0053】

また、ディスクリプタ110の構成は図6であるとしたが、ディスクリプタ110の構成要素が少なくとも図6のものを含んでいれば、どのような構成であっても構わないし、並び順が図6以外になっていても構わない。

【0054】

また、データ変換部101は、フレームバッファ501dに所定の数のCIP109を格納した後、まだIEEE1394ドライバ104に送信開始開始指示112を送っていなければ、IEEE1394ドライバ104に送信開始開始指示112を送信するとしたが、データ変換部101がIEEE1394ドライバ104に送信開始開始指示112を送信するタイミングはこれ以外でも構わない。

【0055】

また、入力データ108は、複数のパケットデータ201で構成されたDVデータであるとしたが、複数のパケットデータで構成された他の種類のデータでも構わない。

【0056】

またデータ送信装置は、IEEE1394ドライバ104とIEEE1394インターフェース105を用いてIEEE1394バス106に送信するものとしたが、他のインターフェースおよびドライバを用いたものでも構わない。

【0057】

またCIP109はIEC61883に準拠したものとしたが、これは他のデータパケットとしても構わない。

【0058】

また、本発明のデータ送信装置は、ハードウェアまたはソフトウェア、もしくはその両方を用いて構成されていても構わない。

【0059】

また、本発明の実施の形態においては、本発明のデータ送信装置を中心に説明したが、本発明の記録媒体として、以上説明した各手段の機能の全部または一部、または、各ステップの全部または一部をコンピュータにより実行させるプログラムを格納する記録媒体を用いてもよい。

【0060】

また、本発明のデータ変換手段は、本実施の形態のデータ変換部101に、また本発明のデータ送信手段は、本実施の形態のIEEE1394ドライバ104にそれぞれ対応する。

【0061】

【発明の効果】

以上説明したように、本発明によれば、FIFOに格納するアドレスの数を減らすことにより、同じフレームバッファの数を使用していても、IEEE1394ドライバが使用するPCのメモリ量を削減することが可能となる。

【図面の簡単な説明】

【図1】

本発明の実施の形態および従来例におけるデータ送信装置の例を示す図

【図2】

CIP109の構成例を示す図

【図3】

空データを送る場合のCIP109の構成例を示す図

【図4】

アイソクロナスパケットの構成例を示す図

【図5】

データバッファ102の構成例を示す図

【図6】

ディスクリプタ110の構成例を示す図

【図7】

ディスクリプタリスト103の構成例を示す図

【図8】

本発明の実施の形態におけるFIFO107の構成例を示す図

【図9】

本発明の実施形態におけるFIFO107の構成例を示す図

【図10】

従来例におけるFIFO107の構成例を示す図

【図11】

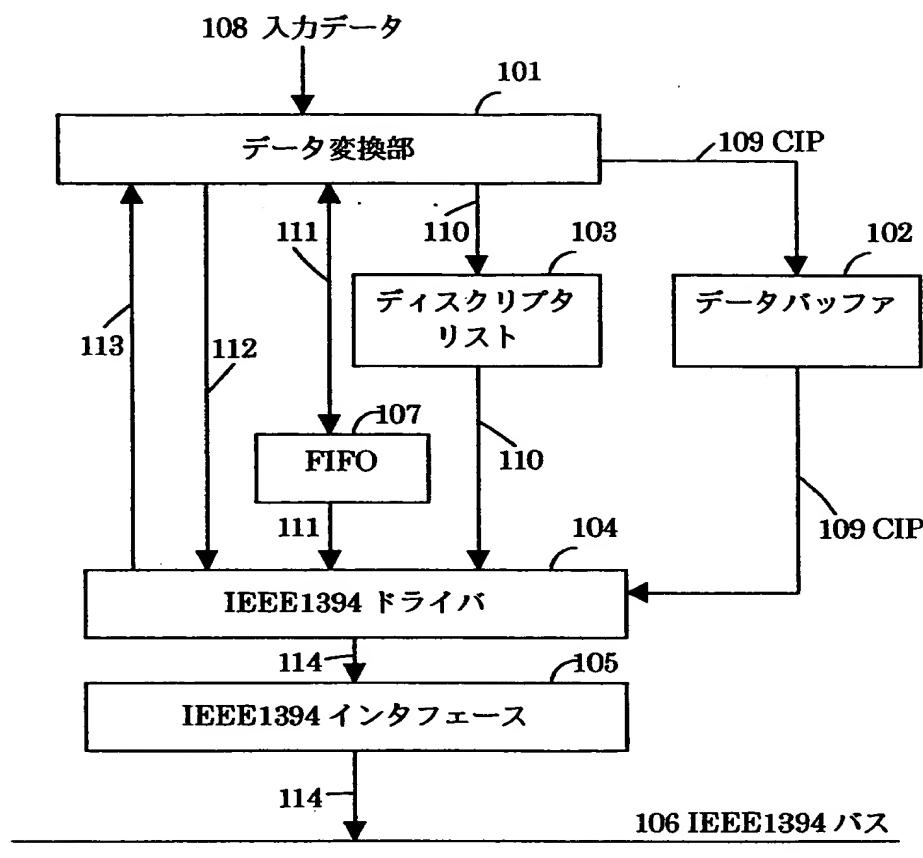
従来例におけるFIFO107の構成例を示す図

【符号の説明】

- 101 データ変換部
- 102 データバッファ
- 103 ディスクリプタリスト
- 104 IEEE1394 ドライバ
- 105 IEEE1394 インタフェース
- 106 IEEE1394 バス
- 107 FIFO
- 108 入力データ
- 109 CIP
- 110 ディスクリプタ
- 111 ディスクリプタ110が格納されているアドレス
- 112 送信開始指示
- 113 送信終了通知
- 114 アイソクロナスパケット
- 201 パケットデータ
- 202 CIPヘッダ
- 401 アイソクロナスヘッダ
- 402 ヘッダCRC
- 403 データCRC
- 501a、501b、501c、501d フレームバッファ
- 502a、502b、502c、502d 未送信フラグ

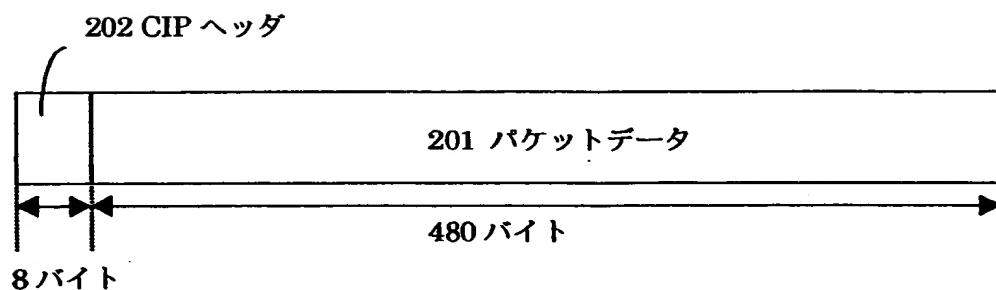
【書類名】 図面

【図1】

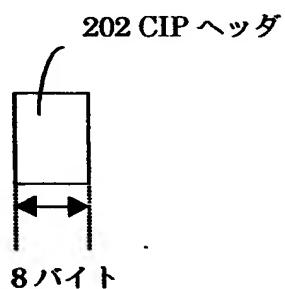


- 101 : データ変換部
- 110 : ディスクリプタ
- 111 : ディスクリプタ 110 が格納されているアドレス
- 112 : 送信開始指示
- 113 : 送信終了通知
- 114 : アイソクロナスパケット

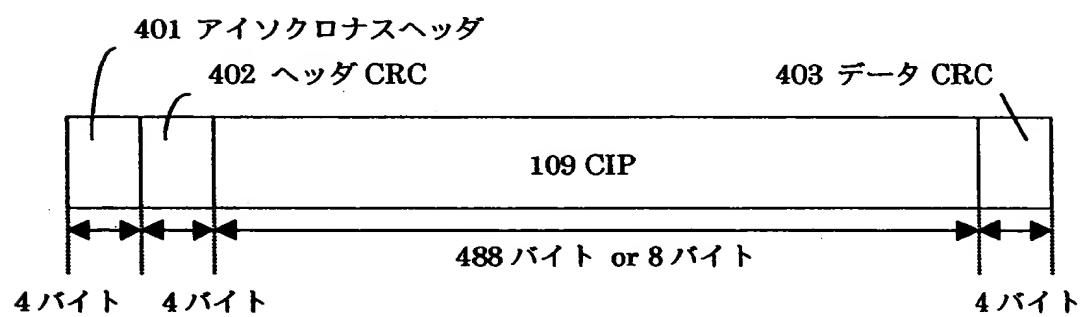
【図2】



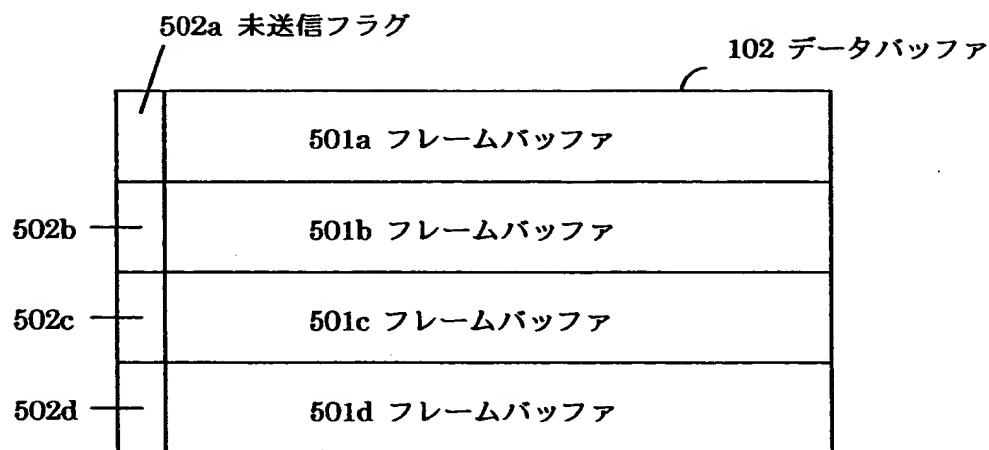
【図3】



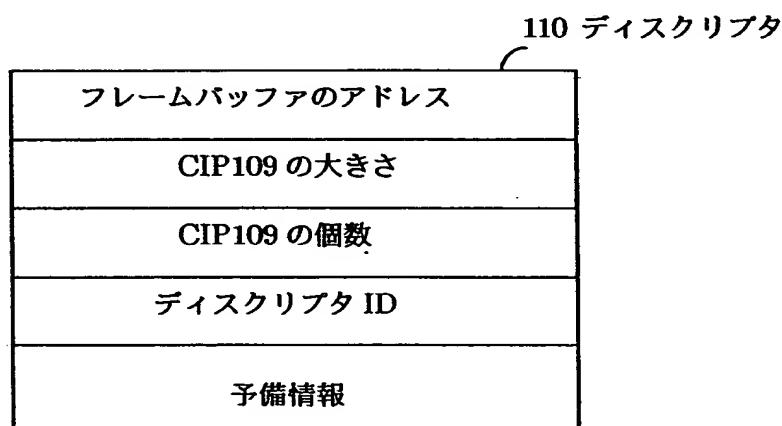
【図4】



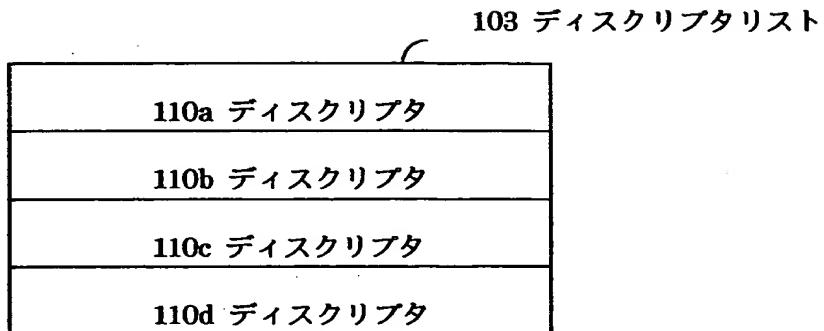
【図 5】



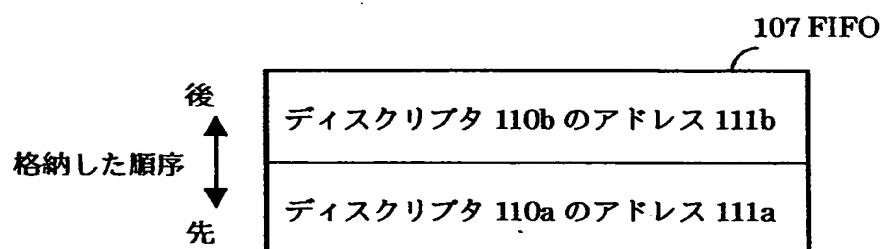
【図 6】



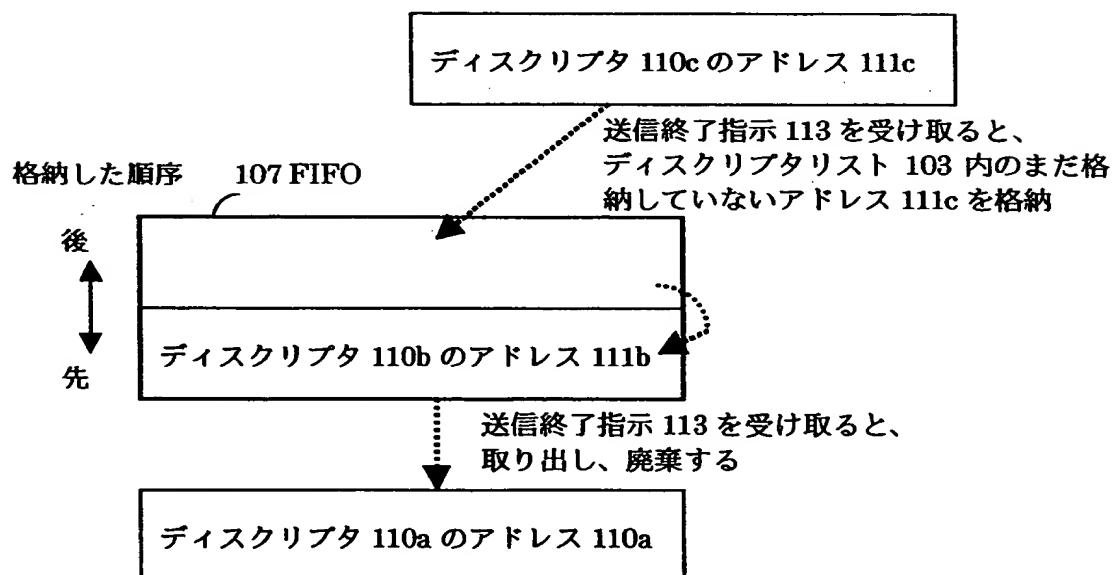
【図7】



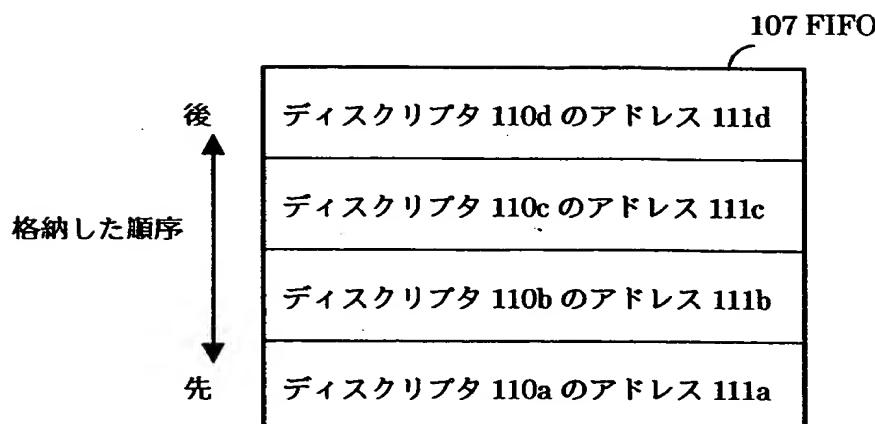
【図8】



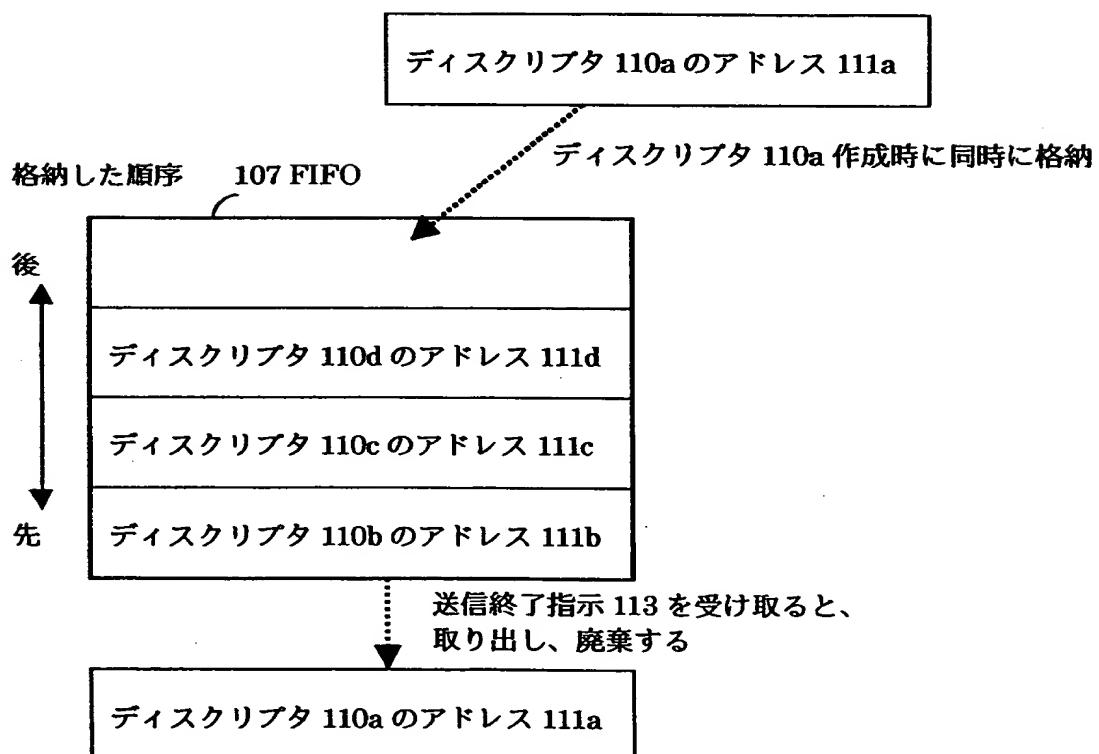
【図9】



【図 10】



【図 11】



【書類名】要約書

【要約】

【課題】 データ伝送装置において、ジッタ吸収用のデータバッファの量を変えずに、IEEE1394ドライバが必要とするメモリ量を削減する。

【解決手段】 データ変換部101と、データバッファ102と、所定のアドレスが付与されたディスクリプタを格納するディスクリプタリスト103と、前記所定のアドレスを格納するFIFO107と、データ変換手段101からの開始指示により、FIFO107から所定のアドレスを参照し、データバッファ102からディスクリプタに対応するデータパケットを取り出し、送信パケットを生成、出力するIEEE1394ドライバ104とを備え、FIFO107に格納される前記所定のアドレスの数は、N個（N：1以上かつ前記ディスクリプタの総数より少ない数）であることを特徴とするデータ送信装置。

【選択図】 図1

出願人履歴情報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 大阪府門真市大字門真1006番地
氏 名 松下電器産業株式会社